

LIQUID CRYSTAL DISPLAY DEVICE

Publication number: JP6175156

Publication date: 1994-06-24

Inventor: MATSUO MINORU; KITAZAWA YOSHIYUKI

Applicant: SEIKO EPSON CORP

Classification:

- International: G02F1/1335; G02F1/1343; G02F1/136; G02F1/1368;
H01L21/336; H01L29/78; H01L29/786; G02F1/13;
H01L21/02; H01L29/66; (IPC1-7): G02F1/136;
G02F1/1335; G02F1/1343; H01L29/784

- European:

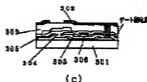
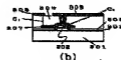
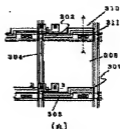
Application number: JP19920324435 19921203

Priority number(s): JP19920324435 19921203

Report a data error here

Abstract of JP6175156

PURPOSE: To provide the liquid crystal display device which is improved in the display characteristics of the liquid crystal display device, is simultaneously increased in the margin for mating a substrate formed with thin-film transistors (TFTs) and a counter substrate and is improved in productivity at the time of assembly by enabling the provision of a sufficient holding capacity. **CONSTITUTION:** A black matrix is formed on the same substrate as a substrate 301 formed with the TFTs for driving liquid crystals. Source side wirings 304 of the TFTs are commonly used as the black matrix. The black matrix 307 orthogonal with the source wirings 304 is formed as an island shape. The black matrix 307 orthogonal with the source wirings 304 is electrically connected via an insulating film 309 to the drain electrodes 308 of the TFTs.



Data supplied from the esp@cenet database - Worldwide

Family list2 family member for: **JP6175156**

Derived from 1 application

 [Back to top](#)**1 LIQUID CRYSTAL DISPLAY DEVICE****Inventor:** MATSUO MINORU; KITAZAWA

YOSHIYUKI

EC:**Applicant:** SEIKO EPSON CORP**IPC:** G02F1/1335; G02F1/1343; G02F1/136

(+11)

Publication info: JP3196378B2 B2 - 2001-08-06**JP6175156 A** - 1994-06-24

Data supplied from the esp@cenet database - Worldwide

(10)日本特許庁(JP)

(12)公開特許公報(A)

(11)特許出願公開番号

特開平6-175156

(43)公開日 平成6年(1994)6月24日

(51)Int.Cl. ⁴	識別記号	庁内整理番号	F I	技術表示箇所
G 0 2 F	1/136	5 0 0	9018-2K	
	1/1335		7408-2K	
	1/1343		9018-2K	
H 0 1 L	29/784			
		9058-4M	H 0 1 L 29/ 78	3 1 1 A
			審査請求 未請求 請求項の数5(全 7 頁)	

(21)出願番号 特願平4-324435

(22)出願日 平成4年(1992)12月3日

(71)出願人 000002369

セイコーエプソン株式会社
東京都新宿区西新宿2丁目4番1号

(72)発明者 松尾 悠

長野県諏訪市大和3丁目3番5号セイコー
エプソン株式会社内

(72)発明者 北沢 良幸

長野県諏訪市大和3丁目3番5号セイコー
エプソン株式会社内

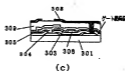
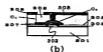
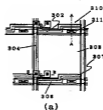
(74)代理人 井堀士 鈴木 喜三郎 (外1名)

(54)【発明の名称】 液晶表示装置

(57)【要約】

【構成】 液晶駆動用の薄膜トランジスタが形成されている基板と同一基板上に、ブラックマトリックスが形成され、薄膜トランジスタのソース配線線が、ブラックマトリックスを兼ね、ソース配線に直交するブラックマトリックスが島状に形成され、前記ソース配線と直交するブラックマトリックスが、薄膜トランジスタのドレイン電極と絶縁膜を介して電気的に接続していることを特徴とする。

【効果】 十分な保持容量を設けることが可能となり、液晶表示装置の表示特性が向上すると同時に、薄膜トランジスタが形成された基板と、対向基板との合わせ余裕が増加し、組立時の生産性が向上する。



【特許請求の範囲】

【請求項1】 液晶駆動用に用いられる薄膜トランジスタが形成されている基板と、透明電極が形成された基板との間に封止された液晶により光を変調して表示を行う液晶表示装置において、前記の薄膜トランジスタが形成された基板上に、ブラックマトリックスが形成されていることを特徴とする液晶表示装置。

【請求項2】 請求項1に記載の液晶表示装置において、前記薄膜トランジスタのソース配線が、ブラックマトリックスを兼ねていることを特徴とする液晶表示装置。

【請求項3】 請求項1および2に記載の液晶表示装置において、薄膜トランジスタのソース配線と異なる層に、前記ソース配線と直交する遮光部が、前記の薄膜トランジスタのゲート配線と絶縁膜を介して重なるように島状に形成され、前記遮光部が、薄膜トランジスタの画素電極と絶縁膜を介して電気的に接続していることを特徴とする液晶表示装置。

【請求項4】 請求項1および2に記載の液晶表示装置において、薄膜トランジスタのソース配線と同一の平面に、遮光部が前記の薄膜トランジスタのゲート配線と絶縁膜を介して重なるように島状に形成され、前記遮光部が、薄膜トランジスタのドレイン電極と絶縁膜を介して電気的に接続していることを特徴とする液晶表示装置。

【請求項5】 請求項4に記載の液晶表示装置において、対向基板側に、ソース配線と前記遮光部の間隙に重なる位地に遮光部を島上に形成したことを特徴とする液晶表示装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、二枚の基板に挟まれた液晶を、薄膜トランジスタを用いて駆動することにより、表示を行う液晶表示装置に関するものである。

【0002】

【従来の技術】 図1は、従来の液晶表示装置の斜視図である。従来、薄膜トランジスタを有する液晶表示装置では、表示画像のコントラストおよび再現性を向上させるために配線と画素電極のすき間からの光漏れを防ぐために、対向基板側に遮光性のある金属材料を用いたブラックマトリックスを設けていた。従って、薄膜トランジスタを形成した基板と対向基板との組み合わせずれを考慮して10μm以上の合わせマージンが必要となる。また、ソース配線と画素電極は同一平面にあるために、両者を電気的に分離するための間隙が必要である。以上の理由から、液晶表示装置の画素部の開口率は減少する。これらの問題を解決するために、図2(a)から(c)に示されるような方法が提案されている。図2(a)は、薄膜トランジスタが形成された基板の平面図を示し、図2(b)および(c)は、それぞれ図2

(a)におけるA-A部およびB-B部の断面図を示す。本方式の特徴は、前記薄膜トランジスタのソース配線ならびにゲート配線と画素電極を層間絶縁膜で分離し、各々が異なる平面に形成されることにより、前記薄膜トランジスタのソース配線とゲート配線が、ブラックマトリックスを兼ねるように構成されている。

【0003】

【発明が解決しようとする課題】 しかしながら、上記の液晶表示装置の構造では、自後の薄膜トランジスタのゲート配線およびソース配線と画素電極との重なり部分に生じる寄生容量によるクロストークを生じる。そのためにはソース配線およびゲート配線と画素電極を絶縁分離する層間絶縁膜を厚くする必要があった。よって従来のような、前記の薄膜トランジスタのゲート配線と画素電極を重ね合わせる構造、あるいは寄生配線と画素電極を重ね合わせる構造によって保持容量を形成するのでは、十分な保持容量を備え、かつクロストークのない液晶表示装置を作製することは困難であった。

【0004】

【課題を解決するための手段】 本発明の液晶表示装置は、薄膜トランジスタのソース配線と、ゲート配線に平行に重なるように島状に形成された部分が、絶縁膜によって異なる層に分離されており、前記島状の部分が薄膜トランジスタの画素電極と絶縁膜に開孔したコンタクトホールを介して電気的にコンタクトしていることを特徴とする。

【0005】 また、本発明の液晶表示装置は、薄膜トランジスタのソース配線と、ゲート配線に平行に重なるように島状に形成された部分が同一平面上にあり、前記島状の部分が薄膜トランジスタの画素電極と絶縁膜に開孔したコンタクトホールを介して電気的にコンタクトしており、対向基板にはソース配線と前記島状部分の間隙に重なるように遮光部を島状に形成することを特徴とする。

【0006】

【実施例】 図3(a)から(c)は、本発明の液晶表示装置の実施例を示す平面図および断面図である。図3(a)は平面図を示し、図3(b)および(c)は、それぞれ図3(a)におけるA-A部およびB-B部の断面図を示す。石英やガラスなどの透明基板301上に設けられた薄膜トランジスタのゲート配線302、前記ゲート配線と薄膜トランジスタのソース配線を絶縁分離する第一の層間絶縁膜303、AlやMo、Cr、Tiなどの金属で形成され、薄膜トランジスタのゲート配線と直交するブラックマトリックスを兼ねるソース配線304、前記ゲート配線と平行な遮光部307を絶縁分離する第二の層間絶縁膜305、前記の薄膜トランジスタのゲート配線306に重なり、かつ前記ゲート線306と平行で島状に形成された遮光部307、前記の遮光部307と、薄膜トランジスタのドレイン電極308および

310とを絶縁分離する第三の層間絶縁膜309を示す。なお、311は両素電極310と前段のゲート配線306に平行に重なる遮光部307とを電気的に接続するためのコンタクトホールである。

【0007】前記ソース配線と直交する遮光部に、AlやMo、Cr、Ta、Ni、Cuなどの導電性を有する金属を用いると、前記遮光部307と前段のゲート線306との重なり部に、保持容量C₁が生じる。また、前段のドレイン電極308と遮光部307との重なり部に、容量C₂が生じる。液晶表示装置の表示品質を劣化させないためには、前記の容量C₁が容量C₂に比べて、十分に大きくなるようにすることが必要である。従って、前記の第一の層間絶縁膜303ならびに第二の層間絶縁膜305には、SiO₂やSi₃N₄などの比誘電率の大きい絶縁膜を用いることが好ましく、前記の第三の層間絶縁膜309には、ポリイミド系樹脂・アクリル系樹脂・フッ素系樹脂などの比誘電率が小さい有機絶縁膜を1〜5μm程度と厚く塗布することが好ましく、さらに平坦化効果もあり液晶の配向性も改善される。図4は、本発明の液晶表示装置を示す斜視図である。図3

(a)から(c)に示した構造をもつ薄膜トランジスタが形成された基板を用いることにより、対向基板側のブラックマトリックスが廃止され、従って表示部分の開口率を大きくできると同時に、対向基板と薄膜トランジスタが形成された基板との貼り合わせが容易になる。

【0008】図5(a)から(c)は、本発明の液晶表示装置の他の実施例を示す平面図および断面図である。図5(a)は平面図を示し、図5(b)および(c)は、それぞれ図5(a)のAA部ならびにBB部の断面図を示す。図5(a)から(c)においても、島状に形成された遮光部502と前段のゲート線504との重なり部に形成される保持容量C₁と、島状に形成された遮光部502と前段の画素電極501との重なり部に形成される容量C₂において、統計容量C₁が容量C₂よりも十分に大きくなるようにすればよい。従って、前記の第一の層間絶縁膜507には、SiO₂やSi₃N₄などの比誘電率の大きい絶縁膜を用いることが好ましく、前記の第二の層間絶縁膜506には、ポリイミド系樹脂・アクリル系樹脂・フッ素系樹脂などの比誘電率が小さい有機絶縁膜を1〜5μm程度と厚く塗布することが好ましく、さらに平坦化効果もあり液晶の配向性も改善される。図5(a)から(c)において、前記ゲート配線504に平行に重なる遮光部502として、薄膜トランジスタのソース配線505の層を島状に形成することも可能である。

【0009】図6(a)から(c)は、本発明の液晶表示装置の別の実施例を示す平面図および断面図である。図6(a)は平面図を示し、図6(b)および(c)は、それぞれ図6(a)のAA部ならびにBB部の断面図を示す。

【0010】図7は、本発明の液晶表示装置の別の実施例の斜視図を示す。図5(a)から(c)に示された構造をもつ薄膜トランジスタ、または図6(a)から(c)に示された構造をもつ薄膜トランジスタが形成された基板を用いる場合、ソース配線・ゲート配線の一部・ゲート配線に平行に重なる遮光部がブラックマトリックスとなる。なお、ゲート配線に平行に設けられた遮光部とソース配線の隙間(薄膜トランジスタの部分)からの光の漏れは、対向基板側に遮光部を島状に形成する。従って表示部分の開口率を減じることなく、十分な保持容量をもつ液晶表示装置が作製できる。

【0011】
【発明の効果】本発明により解決しようとする課題は、以下の通りである。
【0012】(1)、開口率を大きく減じることなく十分な保持容量を設けて液晶表示装置の表示特性を向上させる。
【0013】(2)、液晶駆動用の薄膜トランジスタが形成されている基板と対向基板の貼り合わせ工程を簡略化し、生産性と歩留まりを向上する。
【0014】(3)、液晶表示装置のパネル組立工程において、薄膜トランジスタが形成された基板と対向基板のブラックマトリックスとの合わせマージンによる開口率の減少量を小さくする。

【図面の簡単な説明】

【図1】従来の、薄膜トランジスタを用いた液晶表示装置の斜視図である。

【図2】(a)から(c)は、薄膜トランジスタを用いた液晶表示装置にちいなる薄膜トランジスタの従来の平面図および断面図である。

【図3】(a)から(c)は、本発明の液晶表示装置の一実施例を示す平面図および断面図である。

【図4】本発明の液晶表示装置の一実施例を示す斜視図である。

【図5】(a)から(c)は、本発明の液晶表示装置の他の実施例を示す平面図および断面図である。

【図6】(a)から(c)は、本発明の液晶表示装置の他の実施例を示す平面図および断面図である。

【図7】本発明の液晶表示装置の他の実施例を示す斜視図である。

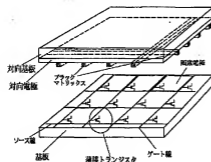
【符号の説明】

301 石英やガラスなどの透明基板
302 前段の薄膜トランジスタのゲート配線
303 ゲート配線とソース配線を絶縁分離する第一の層間絶縁膜
304 液晶表示装置のブラックマトリックスを兼ねるソース配線
305 ソース配線と前記ソース配線と直交する遮光部を絶縁分離する第二の層間絶縁膜
306 自段の薄膜トランジスタのゲート配線

- 307 ゲート配線と平行に設けられた遮光部
 308 自段の薄膜トランジスタの画素電極
 309 ゲート配線と平行に設けられた遮光部と画素電極を絶縁分離する第三の層間絶縁膜
 310 前段の薄膜トランジスタの画素電極
 311 ゲート配線と平行に設けられた遮光部と自段の画素電極を接続するコンタクトホール
 501 前段の薄膜トランジスタの画素電極
 502 ゲート配線と平行に設けられた遮光部
 503 自段の薄膜トランジスタの画素電極
 504 自段の薄膜トランジスタのゲート配線
 505 液晶表示装置のブラックマトリックスを兼ねるソース配線
 506 ゲート配線と平行に設けられた遮光部と画素電極を絶縁分離する第二の層間絶縁膜
 507 ゲート配線とソース配線を絶縁分離する第一の層間絶縁膜
 508 石英やガラスなどの透明基板

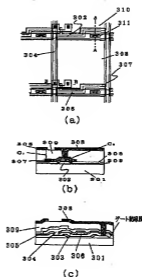
*

【図1】



- * 509 前段の薄膜トランジスタのゲート配線
 510 ゲート配線と平行に設けられた遮光部と自段の画素電極を接続するコンタクトホール
 501 前段の薄膜トランジスタの画素電極
 502 ゲート配線と平行に設けられた遮光部
 503 自段の薄膜トランジスタの画素電極
 504 前段の薄膜トランジスタのゲート配線
 505 液晶表示装置のブラックマトリックスを兼ねるソース配線
 10 506 石英やガラスなどの透明基板
 507 ゲート配線と画素電極を絶縁分離する第一の層間絶縁膜
 508 ゲート配線と平行に設けられた遮光部およびソース配線と画素電極を絶縁分離する第二の層間絶縁膜
 509 自段の薄膜トランジスタのゲート配線
 510 ゲート配線と平行に設けられた遮光部と自段の画素電極を接続するコンタクトホール

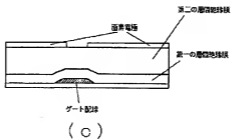
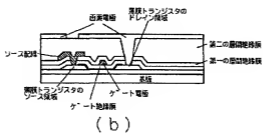
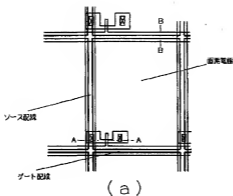
【図3】



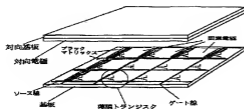
(5)

特開平 6-175156

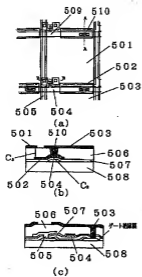
【図 2】



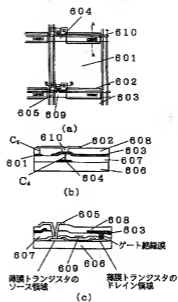
【図4】



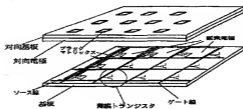
【図5】



【図6】



【図7】



(19) Japan Patent Office (JP)
 (12) Publication of Patent Application (A)
 (11) Publication Number of Patent Application: H6-175156
 (43) Date of Publication of Application: H6, June 24 (1994.6.24)
 (51) Int. Cl.³ Identification Mark Office Reference Number FI
 G02F 1/136 500 9018-2K
 1/1335 7408-2K
 1/1343 9018-2K
 H01L 29/784
 9056-4M H01L 29/78 311 A

Technical Display Location
 Request for Examination: Not made
 Number of Claims: 5
 (Total Pages: 7)

(21) Application Number: H4-324435
 (22) Application Date: H4, December 3(1992.12.3)
 (71) Applicant 000002369
 Seiko Epson Corporation
 2-4-1, Nishishinjuku, Shinjuku-ku, Tokyo
 (72) Inventor Minoru Matsuo
 c/o Seiko Epson Corporation
 3-3-5, Yamato, Suwa-shi, Nagano Prefecture
 (72) Inventor Yoshiyuki Kitazawa
 c/o Seiko Epson Corporation
 3-3-5, Yamato, Suwa-shi, Nagano Prefecture
 (74) Agent Patent Attorney Kisaburo Suzuki (another)

Specification

(54) [Title of Invention] Liquid crystal display device

(57) [Abstract]

[Structure] It is characterized that a black matrix is formed on the same substrate on which a thin film transistor for driving a liquid crystal is formed, a source wiring side of the thin film transistor serves as the black matrix, black matrix [sic] intersecting perpendicularly with the source wiring is formed so as to be an island-shape, and the black matrix intersecting perpendicularly with the source wiring is electrically

connected to a drain electrode of the thin film transistor through an insulating film.

[Effect] It is possible to provide an adequate storage capacitor. Thus, display characteristics of a liquid crystal display device are enhanced. At the same time, a margin for attaching a substrate on which the thin film transistors are formed to an opposite substrate increases and thus the productivity in assembling is increased.

[Scope of Claims]

[Claim 1] A liquid crystal display device wherein a display is performed by modulating light by a liquid crystal sealed between a substrate on which thin film transistors for driving a liquid crystal are formed and a substrate on which a transparent electrode is formed, and a black matrix is formed on the substrate on which the thin film transistors are formed.

[Claim 2] A liquid crystal display device as recited in Claim 1, wherein a source wiring of the thin film transistor serves as a black matrix.

[Claim 3] A liquid crystal display device as recited in Claims 1 and 2, wherein, in a different layer from a source wiring of a thin film transistor, an island-shaped light-shielding portion intersecting perpendicularly with the source wiring is formed to overlap with a gate wiring of the thin film transistor in a former row through an insulating film, and the light-shielding portion is electrically connected to a pixel electrode of the thin film transistor through an insulating film.

[Claim 4] A liquid crystal display device as recited in Claims 1 and 2, wherein a light-shielding portion is formed to have an island-shaped so as to overlap a gate wiring of a thin film transistor in a former row through an insulating film in a same plane as a source wiring of the thin film transistor, and the light-shielding portion is electrically connected to a drain electrode of the thin film transistor through an insulating film.

[Claim 5] A liquid crystal display device as recited in Claim 4, wherein a light-shielding portion is formed to have an island-shape in a position overlapping with a gap between a source wiring and the light-shielding portion on an opposite substrate side.

[DETAILED DESCRIPTION OF THE INVENTION]

[0001]

[INDUSTRIAL APPLICATION FIELD]

The present invention relates to a liquid crystal display device which performs a display by driving a liquid crystal sandwiched between two substrates using thin film transistors.

[0002]

PRIOR ART

FIG. 1 is a perspective view of a conventional liquid crystal display device. Conventionally, a black matrix is provided by using a metal having light-shielding effect or the like on an opposite substrate side for the purpose of preventing light from leaking from a gap between wirings and a pixel electrode and improving contrast and color reproduction characteristics of a display image in a liquid crystal display device having thin film transistors. Therefore, in consideration of misalignment of a substrate on which thin film transistors are formed and the opposite substrate, an alignment margin of 10 μm or more is needed. Further, a gap for electrically separating a source wiring and a pixel electrode is needed since the source wiring and the pixel electrode are formed on the same plane. For the above reasons, the aperture ratio of a pixel portion of the liquid crystal display device is reduced. To solve the problems, a method shown in FIGS. 2 (a) to 2 (c) is devised. FIG 2(a) shows a plan view of the substrate on which the thin film transistors are formed. FIGS. 2(b) and 2(c) show cross-sectional views in AA section and BB section in FIG 2(a), respectively. The feature of the method is that a source wiring and a gate wiring of the thin film transistor are separated from the pixel electrode by an interlayer insulating film and they are formed in different planes, thereby making the source wiring and the gate wiring of the thin film transistor serve as a black matrix.

[0003]

[Problems to be solved by the Invention] However, in the structure of the above-mentioned liquid crystal display device, a cross-talk is caused due to parasitic capacitance that is generated in an overlapping portion where the gate wiring and the source wiring of the thin film transistor in its own row and the pixel electrode are overlapped. Thus, it is necessary to make the interlayer insulating film for insulating and separating the source wiring and the drain wiring from the pixel electrode thicker. Accordingly, in the case of forming a storage capacitor by the structure in which the gate wiring of the thin film transistor in the former row and the pixel electrode are overlapped, or by a structure in which a capacitor wiring and a pixel electrode are overlapped, it is difficult to manufacture a liquid crystal display device that has an adequate storage capacitor and that has no cross-talk.

[0004]

[Means for solving the Problem] A liquid crystal display device of the present invention is characterized in that a source wiring of a thin film transistor and an island-shaped portion formed so as to overlap with a gate wiring in parallel are separated into different layers by an insulating film, and the island-shaped portion has an electrical contact with a pixel electrode of the thin film transistor through a contact

hole opened in the insulating film.

[0005] Further, a liquid crystal display device of the present invention is characterized in that an island-shaped portion formed to overlap a source wiring and a gate wiring of a thin film transistor in parallel is on the same plane, the island-shaped portion has an electrical contact with a pixel electrode of the thin film transistor through a contact hole opened in an insulating film, and an island-shaped light-shielding portion is formed on an opposite substrate to overlap a gap of the source wiring and the island-shaped portion.

[0006]

[Embodiment] FIGS. 3 (a) to (c) are a plan view and cross-sectional views showing one embodiment of the liquid crystal display device of the present invention. FIG. 3(a) shows the plan view, and FIGS. 3 (b) and (c) illustrate the cross-sectional views of AA section and BB section in FIG. 3 (a), respectively. The figures show a gate wiring 302 of the thin film transistor which is formed on a transparent substrate 301 such as quartz or glass, a first interlayer insulating film 303 which insulates and separates the gate wiring from a source wiring of the thin film transistor, the source wiring 304 which is made of metal such as Al, Mo, Cr or Ta and also serves as a black matrix intersecting with the gate wiring of the thin film transistor perpendicularly, a second interlayer insulating film 305 which insulates and separates the gate wiring from a light-shielding portion 307 in parallel with the gate wiring, the light-shielding portion 307 which overlaps the gate wiring 306 of the thin film transistor in the former row and is formed in parallel with the gate wiring 306 and is shaped into an island, and a third interlayer insulating film 309 which insulates and separates the light-shielding portion 307 from drain [sic] electrodes 308 of the thin film transistor and 310. Note that the reference number 311 means a contact hole to connect electrically a pixel electrode 310 with the light-shielding portion 307 which overlaps the gate wiring 306 in the former row in parallel.

[0007] The storage capacitor C_0 generates in an overlapping portion of the light-shielding portion 307 and the gate wiring 306 in the former row when the conductive metal such as Al, Mo, Cr, Ta, Ni or Cu is used for the light-shielding portion intersecting with the source wiring perpendicularly. In addition, the storage capacitor C_1 generates in an overlapping portion of the drain electrode 308 in the former row and the light-shielding portion 307. The storage capacitor C_0 is required to be sufficiently larger than the storage capacitor C_1 to prevent the deterioration of the image quality of the liquid crystal display device. Therefore, it is preferable to use an insulating film such as SiO_2 or SiN_x which has the large relative permittivity as the first interlayer

insulating film 303 and the second interlayer insulating film 305, and it is preferable to thickly apply the organic insulating film such as polyimide resin, acrylic resin or fluorine resin which has the small relative permittivity in approximately 1 to 5 μm thickness as the third interlayer insulating film 309. Moreover, it also gives a flattening effect and an improvement of orientation of the liquid crystal. FIG. 4 is a perspective view showing the liquid crystal display device of the present invention. By using the substrate on which thin film transistors having the structure shown in FIGS. 3 (a) to (c) are formed, the use of the black matrix on the opposite substrate side is ceased. Therefore, the aperture ratio of the display portion can be higher, and at the same time, it makes it easier to attach the opposite substrate to the substrate on which the thin film transistors are formed.

[0008] FIGS. 5(a) to 5(c) are a plan view and cross sectional views showing another embodiment of the liquid crystal display device of the present invention. FIG. 5(a) is the plan view and FIGS. 5(b) and 5(c) show the cross sectional views in AA section and BB section in FIG. 5(a), respectively. In the FIG. 5(a) to 5(c), storage capacitor C_2 is formed in an overlapping portion of a light-shielding portion 502 formed to have an island shape and a gate line 504 in the former row, and a capacitor C_3 is formed in an overlapping portion of the island-shaped light-shielding portion 502 and a pixel electrode 501 in the former row, and the capacitor C_2 may be much larger than the capacitor C_3 . Therefore, it is preferable to use an insulating film such as SiO_2 or SiN_x which has the large relative permittivity as the first interlayer insulating film 507, and it is preferable to thickly apply the organic insulating film such as polyimide resin, acrylic resin or fluorine resin which has the small relative permittivity in approximately 1 to 5 μm thickness as the second interlayer insulating film 506. Moreover, it also gives a flattening effect and an improvement of orientation of the liquid crystal. In FIGS. 5(a) to 5(c), a layer of a source wiring 505 of the thin film transistor may be formed to have an island shape as the light-shielding portion 502 which overlaps the gate wiring 504 in parallel.

[0009] FIGS. 6(a) to 6(c) are a plan view and cross sectional views showing another embodiment of the liquid crystal display device of the present invention. FIG. 6(a) is the plan view and FIG. 6(b) and 6(c) show cross sectional views of AA section and BB section in FIG. 6(a), respectively.

[0010] FIG. 7 shows a perspective view of another embodiment of the liquid crystal display device of the present invention. In the case of using the substrate where thin film transistors having the structure shown in FIG. 5(a) to 5(c) are formed or the substrate the thin film transistors having the structure shown in FIG. 6(a) to 6(c) are

formed, source wiring, one part of the gate wiring, and the light-shielding portion overlapping with the gate wiring in parallel become a black matrix. Light leaked from the gap (portions of the thin film transistors) between the light-shielding portion provided in parallel with the gate wiring and the source wiring forms island-shaped light-shielding portions on the side of the opposite substrate. Therefore, a liquid crystal display device having an adequate storage capacitor can be manufactured without reducing the aperture ratio of the display portion.

[0011]

[Effect of the Invention] The problems to be solved by the present invention are as follows.

[0012] (1). To improve the display characteristic of the liquid crystal display device by providing an adequate storage capacitor without greatly reducing the aperture ratio.

[0013] (2). To improve the productivity and yield by simplifying the step of attaching a substrate where thin film transistors for driving liquid crystal are formed to an opposite substrate.

[0014] (3). To minimize the amount of reduction in the aperture ratio due to a margin for attaching/alignment the substrate where thin film transistors are formed to the black-matrix of the opposite substrate, in an assembling step of a panel of the liquid crystal display device.

[Brief Description of the Drawings]

FIG. 1 is a perspective view of a conventional liquid crystal display device in which thin film transistors are used.

FIGS. 2(a) to 2(c) are a plan view and cross sectional views of a thin film transistor to be used for a liquid crystal display device in which thin film transistors are used, as a conventional example.

FIGS. 3(a) to 3(c) are a plan view and cross sectional views showing one embodiment of a liquid crystal display device of the present invention.

FIGS. 4 is a perspective view showing one embodiment of a liquid crystal display of the present invention.

FIGS. 5(a) to 5(c) are a plan view and cross sectional views showing another embodiment of a liquid crystal display device of the present invention.

FIGS. 6(a) to 6(c) are a plan view and cross sectional views showing another embodiment of a liquid crystal display device of the present invention.

FIG. 7 is a perspective view showing another embodiment of a liquid crystal display device of the present invention.

[Explanation of the reference number]

[Description of symbols]

301: a transparent substrate such as quartz or glass

302: a gate wiring of a thin film transistor in the former row

303: a first interlayer insulating film which insulates and separates a gate wiring from a source wiring

304: a source wiring which serves as a black matrix of a liquid crystal display device

305: a second interlayer insulating film which insulates and separates a source wiring from a shielding portion intersecting with the source wiring perpendicularly

306: a gate wiring of a thin film transistor in its own row

307: a light-shielding portion provided in parallel with a gate wiring

308: a pixel electrode of a thin film transistor in its own row

309: a third interlayer insulating film which insulates and separates a pixel electrode from a light-shielding portion provided in parallel with a gate wiring

310: a pixel electrode of a thin-film transistor in the former row

311: a contact hole for connecting a shielding portion provided in parallel with a gate wiring to a pixel electrode in its own row

501: a pixel electrode of a thin film transistor in the former row

502: a shielding portion provided in parallel with a gate wiring

503: a pixel electrode of a thin film transistor in its own row

504: a gate wiring of a thin film transistor in its own row

505: a source wiring which serves as a black-matrix of a liquid crystal display device.

506: a second interlayer insulating film which insulates and separates a pixel electrode from a light-shielding portion provided in parallel with a gate wiring

507: a first interlayer insulating film which insulates and separates a gate wiring from a source wiring.

508: a transparent substrate such as quartz or glass

509: a gate wiring of a thin film transistor in the former row

510: a contact hole for connecting a shielding portion provided in parallel with a gate wiring to a pixel electrode in its own row

601: a pixel electrode of a thin film transistor in the former row

602: a light-shielding portion provided in parallel with a gate wiring

603: a pixel electrode of a thin film transistor in its own row

604: a gate wiring of a thin film transistor in the former row

605: a source wiring which serves as a black-matrix of a liquid crystal display device

606: a transparent substrate such as quartz or glass

607: a first interlayer insulating film which insulates and separates a gate wiring from a pixel electrode.

608: a second interlayer insulating film which insulates and separates a light-shielding portion provided in parallel with a gate wiring and a source wiring from pixel electrodes

609: a gate wiring of a thin film transistor in its own row

610: a contact hole for connecting a light-shielding portion provided in parallel with a gate wiring to a pixel electrode in its own row

FIG 1

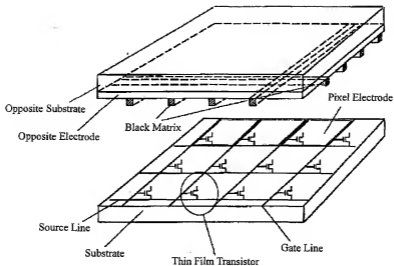


FIG 2

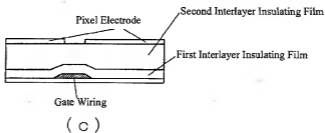
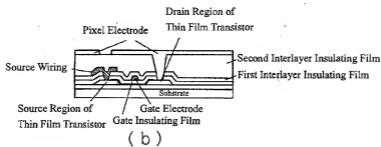
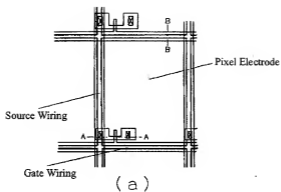
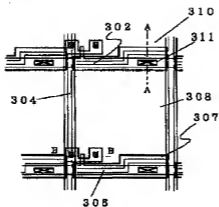
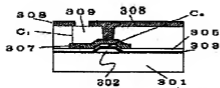


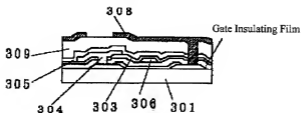
FIG. 3



(a)



(b)



(c)

FIG. 4

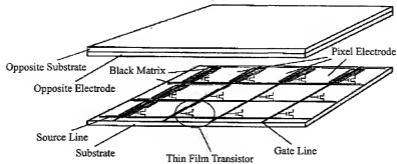


FIG. 5

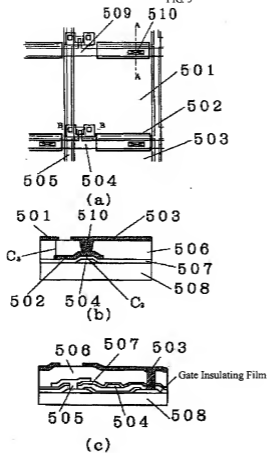


FIG. 6

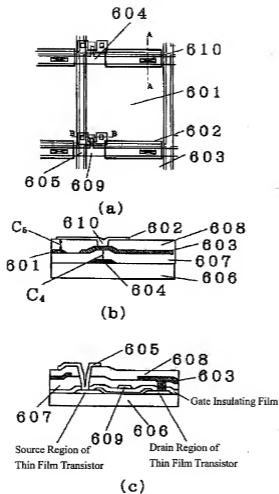


FIG. 7

